

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
7. Juni 2001 (07.06.2001)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 01/41290 A2

(51) Internationale Patentklassifikation<sup>7</sup>: H02M 7/00

(21) Internationales Aktenzeichen: PCT/DE00/04285

(22) Internationales Anmeldedatum:  
1. Dezember 2000 (01.12.2000)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
199 58 041.3 3. Dezember 1999 (03.12.1999) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): SIEMENS AKTIENGESellschaft [DE/DE];  
Wittelsbacherplatz 2, 80333 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): ZIEGLER, Mar-  
cus [DE/DE]; Am Wellerbach 6, 36088 Hünfeld (DE).  
HOFMANN, Wilfried [DE/DE]; Stendaler Str. 5, 01109  
Dresden (DE).

(74) Gemeinsamer Vertreter: SIEMENS AKTIENGE-  
SELLSCHAFT; Postfach 22 16 34, 80506 München  
(DE).

(81) Bestimmungsstaaten (national): CN, US.

(84) Bestimmungsstaaten (regional): europäisches Patent (AT,  
BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC,  
NL, PT, SE, TR).

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR CONTROLLING BI-DIRECTIONAL SWITCHES IN MATRIX CONVERTERS

(54) Bezeichnung: VERFAHREN ZUR STEUERUNG BIDIREKTIONALER SCHALTER IN MATRIXUMRICHTERN

| 1         | 2                               | 3             | 4       | 5    | 6    | 7    | 8    | 9    | 10   |
|-----------|---------------------------------|---------------|---------|------|------|------|------|------|------|
| Kategorie | Basis-<br>Eingangs-<br>spannung | Intervall     | Zustand | S11v | S11r | S21v | S21r | S31v | S31r |
| N         | V <sub>i2</sub>                 | 1<br>(61, 12) | V1      | 1    | 1    | 1    |      |      |      |
|           |                                 |               | V12     |      | 1    | 1    |      |      |      |
|           |                                 |               | V2      |      | 1    | 1    | 1    |      | 1    |
|           |                                 |               | V23     |      |      | 1    |      |      | 1    |
|           | V <sub>i3</sub>                 | 3<br>(23, 34) | V3      |      |      | 1    |      | 1    | 1    |
|           |                                 |               | V2      |      |      | 1    | 1    | 1    |      |
|           |                                 |               | V23     |      |      | 1    |      | 1    | 1    |
|           |                                 |               | V3      |      | 1    |      | 1    | 1    | 1    |
|           | V <sub>i1</sub>                 | 5<br>(45, 56) | V31     |      | 1    |      |      | 1    |      |
|           |                                 |               | V1      | 1    | 1    |      |      | 1    |      |
|           |                                 |               | V12     | 1    | 1    |      | 1    |      | 1    |
|           |                                 |               | V2      | 1    |      | 1    | 1    |      |      |
| P         | V <sub>i1</sub>                 | 2<br>(12, 23) | V3      |      | 1    |      |      | 1    | 1    |
|           |                                 |               | V31     |      | 1    |      |      | 1    |      |
|           |                                 |               | V1      | 1    | 1    | 1    |      | 1    |      |
|           |                                 |               | V12     | 1    | 1    | 1    |      |      |      |
|           | V <sub>i2</sub>                 | 4<br>(34, 45) | V2      |      | 1    | 1    | 1    |      |      |
|           |                                 |               | V1      | 1    | 1    | 1    |      |      |      |
|           |                                 |               | V12     | 1    |      |      | 1    | 1    |      |
|           |                                 |               | V23     |      |      |      | 1    | 1    | 1    |
|           | V <sub>i3</sub>                 | 6<br>(56, 61) | V3      |      |      | 1    | 1    | 1    | 1    |
|           |                                 |               | V2      |      |      | 1    | 1    | 1    |      |
|           |                                 |               | V23     |      |      | 1    |      | 1    | 1    |
|           |                                 |               | V31     | 1    |      | 1    |      | 1    | 1    |

1...CATEGORY 3...INTERVAL  
2...BASE INPUT VOLTAGE 4...STATE

spannungsgesteuerten Zwei-Schritt-Verfahren bzw. nach einem spannungsgesteuerten Vier-Schritt-Verfahren ohne zusätzliche betriebsmäßig laststromführende Bauteile, sind nach einem ersten Schritt alle unidirektionalen Schalter außer der Schnittmenge aus Referenz-Hauptzustand

(57) Abstract: The invention relates to a method for controlling bi-directional switches in power converters, with separate control signals for both current directions, preferably 3x3 matrix converters. According to the invention, a switching process from a base main state (V1, V2, V3), into a secondary main state and vice versa, occurs after a voltage controlled two-step process or a voltage controlled four-step process, without additional operational current-conducting components. After a first step, all uni-directional switches, apart from those at the interface of reference main state and target main state, are switched off and after a second step, all target main state switches are switched on. The switching processes can thus be carried out, at any time, by an appropriate choice of interval beginning and interval end, whereby a free-wheeling arm for both current directions permanently exists, the only requirement being the creation of a current interval for each phase in multi-phase systems. Said method is applicable with practically all supply current frequencies.

(57) Zusammenfassung: Die Erfindung bezieht sich auf ein Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern mit getrennten Steuersignalen für beide Stromrichtungen, vorzugsweise 3x3 Matrixumrichtern. Erfindungsgemäß erfolgt ein Umschaltvorgang von einem Basis-Hauptzustand (V1, V2, V3) in einem Neben-Hauptzustand und umgekehrt nach einem

[Fortsetzung auf der nächsten Seite]

WO 01/41290 A2

**Veröffentlicht:**

— Ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts.

*Zur Erklärung der Zweibuchstaben-Codes, und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

---

und Ziel-Hauptzustand abgeschaltet und sind nach einem zweiten Schritt alle Schalter des Ziel-Hauptzustandes eingeschaltet. Somit können die Schaltvorgänge bei der entsprechenden Wahl von Intervallanfang und Intervallende zu beliebigen Zeitpunkten ausgelöst werden, wobei stets ein Freilaufzweig für beide Stromrichtungen existiert, ist lediglich die Erfassung eines jeweils aktuellen Intervalles im Mehrphasensystem erforderlich und ist das Steuerverfahren bei praktisch beliebigen Frequenzen des speisenden Netzes anwendbar.

### Verfahren zur Steuerung bidirektionaler Schalter in Matrixumrichtern

Die Erfindung betrifft ein Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern mit getrennten Steuersignalen für beide Stromrichtungen, vorzugsweise 3x3 Matrixumrichtern.

Eine Reihe von Verfahren zur Stromkommutierung in Matrixumrichtern setzt auf eine Erweiterung der Grund-Topologie durch zusätzliche betriebsmäßig laststromführende Bauteile. Bekannt geworden sind höherfrequente Resonanzkreise (IEEE PESC 1993, p.545-550) /1/ und (EPE 1991, p.196-201) /2/, Freilaufzweige (Dissertation Söhner, Universität Karlsruhe 1993) /3/ oder parallelgeschaltete Kondensatoren (EPE 1991, p.469-476) /4/.

Nachteilig an den Anordnungen mit höherfrequenten Resonanzkreisen sind die betriebsmäßig laststromführenden zusätzlichen Bauelemente sowie ein notwendiges zeitgenaues Schalten im Nulldurchgang des hochfrequenten Stromes oder der Spannung. Beliebige Schaltzeitpunkte sind nicht wählbar, was Totzeiten zur Folge hat. Eine aktive Bedämpfung der für Matrixumrichter typischen Schwingungen an Eingangsfiltern ist nur eingeschränkt möglich. Nachteilig an den Lösungen nach /3/ und /4/ sind ebenfalls die betriebsmäßig stromführenden zusätzlichen Bauteile, wie B6-Brücken, Zwischenkreiskapazität mit Einrichtungen zur Spannungsbegrenzung, z.B. Bremschopper, bzw. Kondensatoren parallel zu den Schaltern sowie die dadurch auftretenden zusätzlichen Verluste.

Dagegen sind vier Verfahren bekannt, die keine zusätzlichen betriebsmäßig laststromführenden Bauteile erfordern und getrennte Steuersignale für beide Stromrichtungen nutzen (bidirektionaler Schalter, auch als Vierquadrantenschalter bekannt, bestehend aus einer Antiparallelschaltung zweier Zweiquadrantenschalter, auch als unidirektionale Schalter bezeichnet): zwei Vier-Schrittverfahren mit Messung der Kommutierungsspannung bzw. der Laststromrichtung vor jedem Schaltschritt (IEEE-Industry Application Society 1989 p. 1190-1194) /5/, ein Verfahren, das die Kommutierung zwischen nur zwei Eingangsphasen in zwei Schritten ermöglicht (EPE 1997 p. 4.199-4.203) /6/ und ein Verfahren, das in zwei Schritten arbeitet ( *Deutsche Patentanmeldung 19746797.0-32* ) /7/.

Charakteristisch für die letztgenannten Verfahren ist ein Schaltalgorithmus in zwei oder vier Schritten. Ausgangspunkt für die Schaltabfolge ist entweder die Ermittlung des Vorzeichens der Kommutierungsspannung zwischen den beiden am Schaltvorgang beteiligten Phasen oder die Ermittlung des Vorzeichens des Stromes im aktuell leitenden Schalter. Zwischen den

Schritten müssen Sicherheitszeiten, die im wesentlichen durch die Schaltzeiten der Leistungshalbleiter sowie deren Ansteuereinrichtungen bestimmt sind, eingehalten werden. Der wesentliche Nachteil der letztgenannten vier Verfahren liegt in einer erforderlichen exakten Erfassung der Stromrichtung oder der Kommutierungsspannung. Dies ist insbesondere schwierig im Bereich kleiner Werte. So betrifft das im Falle einer Strommessung den Stromnulldurchgang und im Falle einer Spannungsmessung den Nulldurchgang der verketteten Spannungen. Eine falsche Messung, beispielsweise aufgrund von Offsetfehlern durch Restmagnetismus im Meßwandler, Störungen oder Schwankungen/Schwingungen der Eingangsphasenspannungen führt zu einem kurzzeitigen Kurzschluß zweier Netzphasen oder zur Unterbrechung des Ausgangsstroms. Beides kann zur Zerstörung von Schalterelementen des Umrichters führen, insbesondere beim Verfahren mit Erfassung der Stromrichtung. Der Trend zu Bauelementen mit niedriger Schwellspannung wie z.B. Cool MOS zur Vermeidung von hohen Durchlaßverlusten kann bereits bei niedrigen Kommutierungsspannungen zu hohen Kurzschlußströmen führen.

Kennzeichnend für die beiden Vierschritt-Verfahren nach /5/ ist, daß zwei unidirektionale Schalter aus und zwei eingeschaltet werden.

Ein weiterer Nachteil der Verfahren nach /5/ sind die in jedem Falle notwendigen vier Schaltschritte, was diese Verfahren für bei Matrixumrichtern wünschenswerten schnellen Umschaltvorgängen weniger geeignet macht. Matrixumrichter sind insbesondere zur aktiven Dämpfung der Netzfilterschwingungen und aufgrund fehlender Energiespeicher auf schnelle Umschaltvorgänge angewiesen.

Nachteilig ist des weiteren, daß nach Erfassung der Stromrichtung/Kommutierungsspannung vor dem ersten Schaltschritt die folgenden Schaltschritte zwangsweise ablaufen, ohne daß auf eine Änderung des Vorzeichens der Stromrichtung/Kommutierungsspannung reagiert werden kann, was während des gesamten Umschaltvorgangs in vier Schritten kurzzeitig einen Kurzschluß bzw. einen lückenden Strom zur Folge haben kann.

Das Verfahren nach /6/ führt zwangsweise zu kurzzeitigen Kurzschlüssen. Zudem ist eine Kommutierung nur zwischen zwei Eingangsphasen berücksichtigt.

Aufgabe der Erfindung ist es deshalb, bidirektionale Schalter mit getrennten Steuersignalen für beide Stromrichtungen vorzugsweise in 3x3 Matrixumrichtern bei einem Minimum zu schaltender unidirektionaler Schalter je Kommutierungsvorgang so anzusteuern, daß:

- keine Unterbrechung der Last-/Ausgangsströme entstehen können, auch wenn der Strom sehr klein ist
- kein Kurzschluß entstehen kann, auch wenn die verketteten Eingangsspannungen sich in der Umgebung eines Nulldurchgangs befinden,
- ohne zusätzliche betriebsmäßig laststromführende Bauteile eine Kommutierung in möglichst wenigen Schalt-Schritten möglich ist,
- eine freizügige Festlegung der Umschaltzeitpunkte vorgenommen werden kann,
- der Laststrom zu allen Eingangsphasen kommutiert werden kann
- zu jedem Zeitpunkt, auch während des Umschaltens, ein Freilaufzweig für beide Stromrichtungen vorhanden ist.

Die Aufgabe wird entsprechend den kennzeichnenden Merkmalen der Ansprüche 1 bis 7 gelöst. Durch das erfindungsgemäße Steuerverfahren ergeben sich gegenüber dem Stand der Technik folgende Vorteile:

1. Bei entsprechender Wahl von Intervallanfang und Intervallende toleriert das Verfahren große Abweichungen bei der Erfassung der Kommutierungsspannung.
2. Bei entsprechender Wahl von Intervallanfang und Intervallende funktioniert das Verfahren auch im Bereich des Stromnulldurchgangs, d.h. bei kleinen Strömen.
3. Bei entsprechender Wahl von Intervallanfang und Intervallende kann eine Netzphase einen Spannungseinbruch, bzw. einen Kurzschluß haben ohne Folgen für die Kommutierung.
4. Zusätzliche betriebsmäßig laststromführende Bauteile sind nicht notwendig.
5. Ein Umschalten zwischen dem Basis-Hauptzustand und den beiden anderen Neben-Hauptzuständen erfolgt in nur zwei Schritten, wobei in einem Schaltschritt zwei unidirektionale Schalter ab- bzw. eingeschaltet und im anderen Schritt nur ein unidirektionaler Schalter ein- bzw. abgeschaltet wird.
6. Schaltvorgänge können zu beliebigen Zeitpunkten, auch mit hohen Folgefrequenzen, erfolgen, wodurch Totzeiten praktisch vermieden werden und die Regeldynamik günstig beeinflusst wird.
7. Zu jedem beliebigen Zeitpunkt, also auch während des Umschaltens, existiert ein Freilaufzweig für beide Stromrichtungen.

8. Die Realisierung des erfindungsgemäßen Steuerverfahrens macht lediglich die Erfassung der Eingangsphase mit der maximalen oder minimalen Spannung erforderlich, z.B. im Dreiphasensystem die Erfassung der sich zyklisch wiederholenden sechs Vorzeichenwechsel der Phasenspannungen.
9. Das vorgeschlagene Steuerverfahren ist bei praktisch beliebigen Frequenzen des speisenden Netzes anwendbar; Einschränkungen bei höheren Frequenzen ergeben sich lediglich aus Schaltzeiten der elektronischen Bauteile.

Anhand von schematischen Ausführungsbeispielen, die sich im wesentlichen auf den 3x3 Matrixumrichter beziehen, wird die Erfindung nachstehend näher beschrieben, wobei auf die Figuren der Zeichnung Bezug genommen wird.

Es zeigen

Fig.1 einen idealen 3x3 Matrixumrichter,

Fig.2 Beispiel zur Nutzung des Verfahrens bei der Einteilung in 60°- Intervalle im dreisträngigen Mehrphasensystem,

Fig.3 Beispiel zur Nutzung des Verfahrens im Bereich des Nulldurchgangs der verketteten Spannungen

Fig.4 beispielhafte Ausführung eines bidirektionalen Schalters mit den vier Zuständen:

- a.) bidirektionaler Schalter ausgeschaltet,
- b.) bidirektionaler Schalter eingeschaltet,
- c.) unidirektionaler Schalter in Vorwärtsrichtung eingeschaltet,
- d.) unidirektionaler Schalter in Rückwärtsrichtung eingeschaltet,

Fig.5 eine Tabelle aller konkreten Schaltzustände für Teilstromrichter 1 für die Kommutierung zwischen dem Basis- und dem Neben-Hauptzustand in nur zwei Schritten, wobei eine „1“ einen eingeschalteten unidirektionalen Schalter kennzeichnet

Fig.6 eine Tabelle aller konkreten Schaltzustände für Teilstromrichter 1 zur möglichen Kommutierung in vier Schritten zwischen zwei Neben-Hauptzuständen, wobei eine „1“ einen eingeschalteten unidirektionalen Schalter kennzeichnet

Fig.7 Kommutierungsbeispiel für Intervall 2,  $I_o > 0$ ,  $V_{i1} > V_{i2}$ ,  $V_{i1} > V_{i3}$ .

Fig.8 Kommutierungsbeispiel für Intervall 3,  $I_o > 0$ ,  $V_{i3} < V_{i1}$ ,  $V_{i3} < V_{i2}$ .

Die Basis des erfindungsgemäßen Steuerverfahrens bildet die Erfassung der sogenannten Basis-Eingangsphase deren Phasenspannung ( $V_{i1}$ ,  $V_{i2}$ ,  $V_{i3}$ ) innerhalb eines bestimmten

Intervalls immer größer (Kategorie P) oder kleiner (Kategorie N) als die beiden anderen ist. Das Vorzeichen der verketteten Spannung der beiden anderen sogenannten Neben-Eingangsphasen mit den entsprechenden Eingangsstrangspannungen kann beliebig sein, d.h. es kann sich auch innerhalb des Intervalls ändern, selbst während einer Kommutierung. Es ergibt sich beispielsweise für ein dreisträngiges Mehrphasensystem eine Einteilung in  $60^\circ$ -Intervalle 1...6, wie sie in Fig.2 dargestellt sind. Ein Intervall beginnt mit dem Nulldurchgang einer Eingangsstrangspannung und endet mit dem folgenden Nulldurchgang einer anderen Eingangsstrangspannung. Innerhalb eines Intervalls muß die Zuordnung von Eingangsphase zu Basis- und Neben-Eingangsphase gleich bleiben. Die Zuordnung der Eingangsphasen zur entsprechenden Kategorie, bzw. zur Basis-Eingangsphase in Abhängigkeit vom Intervall zeigen die Spalten 1-3 in Fig.5. So ist z.B. zu erkennen, daß im Intervall 4 die Eingangsphase mit der Spannung  $V_{i2}$  immer die größte Spannung besitzt und damit Basis-Eingangsstrangspannung der Kategorie P ist, und daß die Netzphase  $V_{i1}$  und die Netzphase  $V_{i3}$  Neben-Eingangsphasen sind, da das Vorzeichen der verketteten Spannung  $V_{i3}-V_{i1}$  im Intervall nicht eindeutig ist bzw. sich das Vorzeichen ändert.

Die Kommutierung nach dem erfindungsgemäßen Steuerverfahren wird beispielhaft für einen Teilstromrichter des idealen  $3 \times 3$  Matrixumrichters nach Fig.1 erläutert. Ein Teilstromrichter besteht aus drei bidirektionalen Schaltern, die jede der drei Eingangsphasen mit einer Ausgangsphase verbinden können. Damit sind die drei Teilstromrichter identisch. Die Bezeichnung der unidirektionalen Einzelschalter erfolgt nach der folgenden Konvention:

- |          |  |
|----------|--|
| S        | Schalter   |
| 1. Index | Ziffer der Eingangsphase                             |
| 2. Index | Ziffer der Ausgangsphase                             |
| 3. Index | mögliche Stromrichtung im unidirektionalen Schalter: |
|          | „v“ vorwärts, „r“ rückwärts                          |

Ein bidirektionaler Schalter kann die vier in Fig.4 dargestellten Schalt-Zustände annehmen. Fett hervorgehobene Gates kennzeichnen einen eingeschalteten IGBT; nicht fett hervorgehobene einen ausgeschalteten. Stromwege sind im folgenden ebenfalls fett hervorgehoben.

Zu jedem Zeitpunkt, bzw. in jedem Intervall existiert eine Basis-Eingangsphase. Für einen solchen Fall können jeweils drei Hauptzustände V1, V2 und V3 gefunden werden, die keinen Kurzschluß zwischen zwei Eingangsphasen verursachen (In Fig.5 und Fig.6, Spalte 4, fett

hervorgehobene Zeilen). Jeder Hauptzustand stellt eine bidirektionale Verbindung zwischen einer Ausgangsphase (z.B. o1) und der Soll-Eingangsphase her, Zustand V1 mit der Eingangsstrangspannung  $V_{i1}$ , Zustand V2 mit der Eingangsstrangspannung  $V_{i2}$  und V3 mit der Eingangsstrangspannung  $V_{i3}$ . Bei den Hauptzuständen wird in den Basis-Hauptzustand, der die bidirektionale Verbindung mit der Basis-Eingangsphase herstellt, und die beiden Neben-Hauptzustände unterschieden. Zusätzlich sind in den Hauptzuständen sogenannte redundante unidirektionale Schalter geschlossen. In den Neben-Hauptzuständen ist zusätzlich einer der unidirektionalen Schalter zwischen Last und Basis-Eingangsphase eingeschaltet, in der Kategorie N der unidirektionale Schalter in Vorwärtsrichtung und in der Kategorie P der in Rückwärtsrichtung. Beim Basis-Hauptzustand sind zwei zusätzliche unidirektionale Schalter geschlossen, da in dem Basis-Hauptzustand der Kategorie N alle unidirektionalen Schalter in Rückwärtsrichtung eingeschaltet sind und in der Kategorie P alle unidirektionalen Schalter in Vorwärtsrichtung. Somit sind im Basis-Hauptzustand 4 unidirektionale Schalter eingeschaltet und im Neben-Hauptzustand 3 unidirektionale Schalter.

In einem Basis-Hauptzustand sind folglich in einem Teilstromrichter unter der Voraussetzung von  $n$  Eingangsphasen  $n+1$  unidirektionale Schalter geschlossen, d.h. in einem Teilstromrichter des  $3 \times 3$  Matrixumrichter sind in den Basis-Hauptzuständen immer vier unidirektionale Schalter geschlossen und zwei offen. In den Neben-Hauptzuständen hingegen sind 3 unidirektionale Schalter geschlossen, die bidirektionale Verbindung zur Soll-Eingangsphase und abhängig von der Kategorie N, bzw. P den unidirektionalen Schalter in Vorwärtsrichtung, bzw. in Rückwärtsrichtung zur Basis-Eingangsstrangspannung.

Die Kommutierung zwischen einem Basis-Hauptzustand und einem Neben-Hauptzustand, d.h. die Kommutierung des Ausgangsstromes zwischen einer Basis-Eingangsphase und einer Neben-Eingangsphase, ist stets in nur zwei Schritten möglich:

1. Abschalten der (des) unidirektionalen Schalter(s), die (der) für den Ziel-Hauptzustand nicht notwendig sind (ist)
2. Einschalten der (des) unidirektionalen Schalter(s), die (der) für den Ziel-Hauptzustand notwendig sind (ist)

Für die Kommutierung zwischen den Basis-Hauptzuständen und den Neben-Hauptzuständen müssen in einem Schaltschritt zwei unidirektionale Schalter ab- bzw. eingeschaltet und im



anderen Schritt nur ein unidirektionaler Schalter ein- bzw. abgeschaltet werden (siehe beispielhaft in Fig.7 und Fig.8).

Nach dem Schritt 1 wird für die Dauer einer Sicherheitszeit, die im wesentlichen durch die Schaltzeiten der Ventile sowie deren Ansteuereinrichtungen bestimmt wird, ein Zwischenzustand ( $V_{12}$ ,  $V_{23}$ ,  $V_{31}$ ) erreicht. Die eingeschalteten unidirektionalen Schalter im Zwischenzustand bilden die Schnittmenge der eingeschalteten Schalter des Referenz-Hauptzustandes und des Ziel-Hauptzustandes. Schaltet man z.B. im Intervall 4 zwischen den Eingangsspannungen  $V_{12}$  und  $V_{13}$ , entsprechend den Zuständen  $V_2$  und  $V_3$  (siehe auch Fig.5), so bleiben die beiden Schalter  $S_{21r}$  und  $S_{31v}$  durchgehend eingeschaltet und stellen einen Strompfad für beide Stromrichtungen zur Verfügung, während  $S_{11v}$  und  $S_{21v}$  im ersten Schritt abgeschaltet werden und  $S_{31r}$  im zweiten Schritt eingeschaltet wird.

Die Kommutierung von einem Neben-Hauptzustand in einen anderen Neben-Hauptzustand erfolgt wahlweise in 4 Schritten. Entweder nach Fig.5, nach der Reihenfolge der Zustände in Spalte 4, beispielsweise  $V_1$ ,  $V_{12}$ ,  $V_2$ ,  $V_{23}$ ,  $V_3$  und umgekehrt für Intervall 1; oder nach Fig.6 nach der Reihenfolge der Zustände in Spalte 4, beispielsweise  $V_1$ ,  $V_{13\_1}$ ,  $V_{13\_2}$ ,  $V_{13\_3}$ ,  $V_3$  und umgekehrt für Intervall 1.

In Fig.3 ist ein weiteres Beispiel zur Einteilung der Intervalle dargestellt, um das vorgeschlagene Verfahren im Bereich des Nulldurchgangs der verketteten Spannungen zu nutzen. In den Zwischenintervallen (12,23,34,45,56,61) können dann wahlweise bereits bekannte oder das vorliegende Kommutierungsverfahren verwendet werden. Verwendet man das vorliegende Verfahren, so hat man im Idealfall (Die Vorzeichen der Kommutierungsspannungen ändern sich nicht innerhalb eines Intervalls) zwei Möglichkeiten zur Wahl einer Basis-Eingangsphase. So kann man beispielsweise im Falle des Zwischenintervalls 23 in der Kategorie N die Eingangsspannung  $V_{13}$  als Basis-Eingangsphase wählen oder in der Kategorie P die Eingangsspannung  $V_{11}$ . Die entsprechenden Schaltzustände aus Fig.5 und Fig.6 resultieren, wobei für die Zwischenintervalle dann die in Klammern gesetzten Intervallbezeichnungen in Spalte 3 gültig sind. Die Intervallgrenzen lassen sich offensichtlich innerhalb eines großen Bereichs verschieben, solange die Basis des erfindungsgemäßen Steuerverfahrens erfüllt ist.

Das Beispiel zeigt die Flexibilität des Verfahrens und damit die Möglichkeit einer extrem einfachen Realisierung einer Synchronisation auf die Intervallgrenzen.

Ein kennzeichnendes Merkmal des erfindungsgemäßen Steuerverfahrens wird deutlich, wenn man die Schnittmenge aller Haupt- und/oder Zwischenzustände innerhalb eines Intervalls bildet, was in der Kategorie N zu dem unidirektionalen Schalter von der Basis-Eingangsphase in Vorwärtsrichtung und in der Kategorie P zum unidirektionalen Schalter der Basis-Eingangsphase in Rückwärtsrichtung führt. Innerhalb eines Intervalls ist folglich ein unidirektionaler Schalter immer geschlossen.

Ein weiteres Merkmal ist, daß alle Zustände (Haupt- und Zwischenzustände) einen eingeschalteten unidirektionalen Schalter in Vorwärtsrichtung und einen eingeschalteten unidirektionalen Schalter in Rückwärtsrichtung beinhalten. Ein Lücken oder eine Unterbrechung des Laststromes wird somit innerhalb eines Intervalls vermieden.

Das offenbarte erfindungsgemäße Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern, insbesondere Matrixumrichtern, ist von der Anzahl der Schritte je Kommutierungsvorgang (Zwei-Schritt-Verfahren, Vier-Schritt-Verfahren) unabhängig.

#### Literatur

- [1] Pan C.T.: *A zero switching loss matrix converter*. 1993, IEEE PESC, p.545-550
- [2] Cho J.G.: *Soft switched Matrixconverter for high frequency direct AC to AC power conversion*. 1991, EPE, p.196-201.
- [3] Söhner W.: *Der selbstgeführte Direktumrichter und seine Anwendung als Matrix-Converter zur Speisung von drehzahlgeregelten Antrieben mit Asynchronmaschinen*. - 1993, Dissertation, Uni Karlsruhe
- [4] Svensson T.: *The modulation and control of a Matrix Converter - Synchronous Machine Drive*. 1991. EPE p. 469-476.
- [5] Burany N.: *Safe control of 4 Quadrant Switches*. 1989. IEEE-Industry Application Society, p. 1190-1194.
- [6] Cittadini R.; Husselstein J.-J.; Glaize C.: *A matrix converter switching controller for low losses operation without snubber circuits*. 1997. EPE p. 4.199-4.203.
- [7] Ziegler M., Hofmann W.: *Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern*. 1997, Deutsche Patentanmeldung 19746797.0-32.

## Patentansprüche

1. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern mit getrennten Steuersignalen für beide Stromrichtungen, vorzugsweise 3x3 Matrixumrichter, **dadurch gekennzeichnet**, daß ein Umschaltvorgang von einem Basis-Hauptzustand (V1, V2, V3) in einen Neben-Hauptzustand und umgekehrt nach einem spannungsgesteuerten Zwei-Schritt-Verfahren ohne die Verwendung zusätzlicher betriebsmäßig laststromführender Bauteile erfolgt und daß nach einem ersten Schritt alle unidirektionalen Schalter außer der Schnittmenge aus Referenz-Hauptzustand und Ziel-Hauptzustand abgeschaltet sind und daß nach einem zweiten Schritt alle Schalter des Ziel-Hauptzustandes eingeschaltet sind.
2. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern nach Anspruch 1, **dadurch gekennzeichnet**, daß in den Hauptzuständen (V1, V2, V3) neben der bidirektionalen Verbindung zwischen einer Soll-Eingangsphase und einer entsprechenden Ausgangsphase jeweils unidirektionale Schalter redundant geschlossenen sind, wobei in den Neben-Hauptzuständen zusätzlich einer der unidirektionalen Schalter zwischen Last und Basis-Eingangsphase eingeschaltet ist, in der Kategorie N der unidirektionale Schalter in Vorwärtsrichtung und in der Kategorie P der in Rückwärtsrichtung, und wobei sich beim Basis-Hauptzustand zusätzliche eingeschaltete unidirektionale Schalter ergeben, da in der Kategorie N alle unidirektionalen Schalter in Rückwärtsrichtung eingeschaltet sind und in der Kategorie P alle unidirektionalen Schalter in Vorwärtsrichtung.
3. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern nach Anspruch 1 und Anspruch 2, **dadurch gekennzeichnet**, daß das Verfahren mittels Synchronisiersignalen realisiert wird, die Intervallen unveränderten Vorzeichen der Phasenspannungen zugeordnet ist.
4. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern nach Anspruch 1 und Anspruch 2, **dadurch gekennzeichnet**, daß das Verfahren mittels Synchronisiersignalen realisiert wird, die Intervallen im Bereich der Änderung der verketteten Spannungen zugeordnet sind.

5. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern nach einem der vorigen Ansprüche,  
**dadurch gekennzeichnet,**  
daß beim Übergang von einem Intervall zum folgenden derjenige Hauptzustand im Zielintervall angestrebt wird, der dieselbe bidirektionale Verbindung zwischen Eingangs- und Ausgangsphase beinhaltet wie im Referenz-Hauptzustand.
6. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern nach einem der vorigen Ansprüche,  
**dadurch gekennzeichnet,**  
daß beim Übergang von einem Intervall zum nächsten im ersten Schritt alle unidirektionalen Schalter außer die der bidirektionalen Verbindung ausgeschaltet werden und im zweiten Schritt die Redundanten für den Zielzustand eingeschaltet werden.
7. Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern nach Anspruch 1 und Anspruch 2,  
**dadurch gekennzeichnet,**  
daß das spannungsgesteuerte Zwei-Schritt-Verfahren mittels Synchronisiersignalen realisiert wird, die Intervallen unveränderten Vorzeichens der verketteten Spannungen zugeordnet sind.

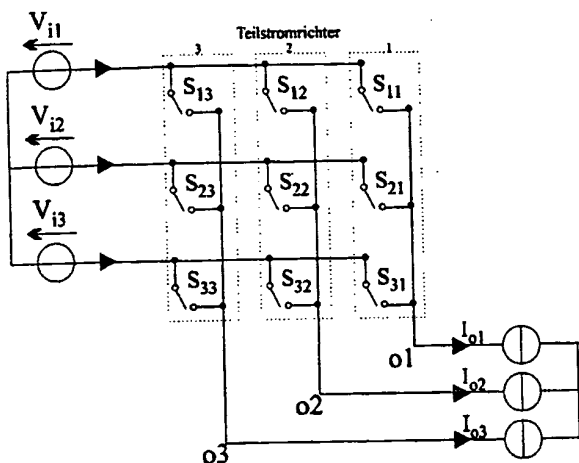


Fig.1

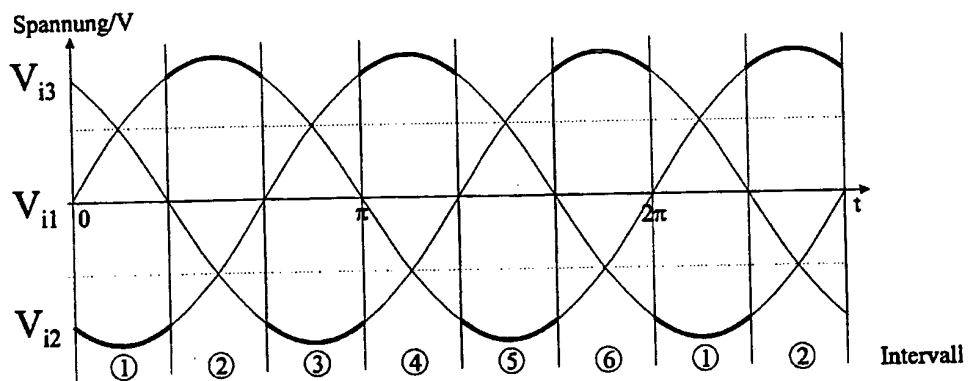


Fig.2

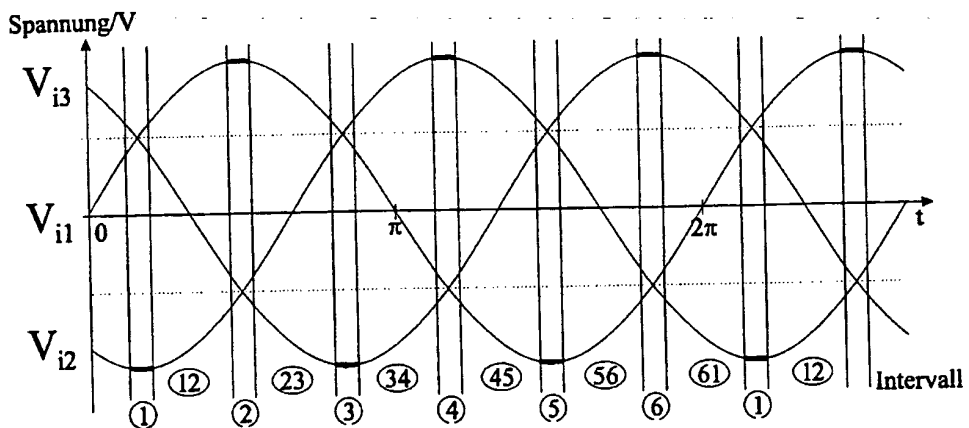


Fig.3

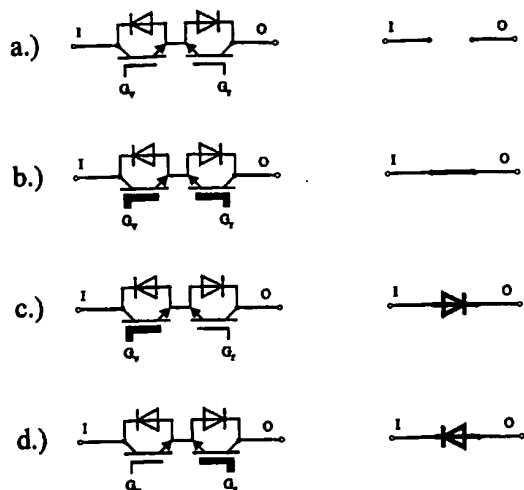


Fig.4

| 1         | 2                      | 3             | 4       | 5    | 6    | 7    | 8    | 9    | 10   |
|-----------|------------------------|---------------|---------|------|------|------|------|------|------|
| Kategorie | Basis-Eingangsspannung | Intervall     | Zustand | S1lv | S1lr | S2lv | S2lr | S3lv | S3lr |
| N         | $V_{i2}$               | 1<br>(61, 12) | V1      | 1    | 1    | 1    |      |      |      |
|           |                        |               | V12     |      | 1    | 1    |      |      |      |
|           |                        |               | V2      |      | 1    | 1    | 1    |      | 1    |
|           |                        |               | V23     |      |      | 1    |      |      | 1    |
|           |                        |               | V3      |      |      | 1    |      | 1    | 1    |
|           | $V_{i3}$               | 3<br>(23, 34) | V2      |      |      | 1    | 1    | 1    |      |
|           |                        |               | V23     |      |      |      | 1    | 1    |      |
|           |                        |               | V3      |      | 1    |      | 1    | 1    | 1    |
|           |                        |               | V31     |      | 1    |      |      | 1    |      |
|           |                        |               | V1      | 1    | 1    |      |      | 1    |      |
|           | $V_{i1}$               | 5<br>(45, 56) | V3      | 1    |      |      |      | 1    | 1    |
|           |                        |               | V31     | 1    |      |      |      |      | 1    |
|           |                        |               | V1      | 1    | 1    |      | 1    |      | 1    |
|           |                        |               | V12     | 1    |      |      | 1    |      |      |
|           |                        |               | V2      | 1    |      | 1    | 1    |      |      |
| P         | $V_{i1}$               | 2<br>(12, 23) | V3      |      | 1    |      |      | 1    | 1    |
|           |                        |               | V31     |      | 1    |      |      | 1    |      |
|           |                        |               | V1      | 1    | 1    | 1    |      | 1    |      |
|           |                        |               | V12     |      | 1    | 1    |      |      |      |
|           |                        |               | V2      |      | 1    | 1    | 1    |      |      |
|           | $V_{i2}$               | 4<br>(34, 45) | V1      | 1    | 1    |      | 1    |      |      |
|           |                        |               | V12     | 1    |      |      | 1    |      |      |
|           |                        |               | V2      | 1    |      | 1    | 1    | 1    |      |
|           |                        |               | V23     |      |      |      | 1    | 1    |      |
|           |                        |               | V3      |      |      |      | 1    | 1    | 1    |
|           | $V_{i3}$               | 6<br>(56, 61) | V2      |      |      | 1    | 1    |      | 1    |
|           |                        |               | V23     |      |      | 1    |      |      | 1    |
|           |                        |               | V3      | 1    |      | 1    |      | 1    | 1    |
|           |                        |               | V31     | 1    |      |      |      |      | 1    |
|           |                        |               | V1      | 1    | 1    |      |      |      | 1    |

Fig.5

| 1         | 2                      | 3             | 4       | 5    | 6    | 7    | 8    | 9    | 10   |
|-----------|------------------------|---------------|---------|------|------|------|------|------|------|
| Kategorie | Basis-Eingangsspannung | Intervall     | Zustand | S1lv | S1lr | S2lv | S2lr | S3lv | S3lr |
| N         | $V_{i2}$               | 1<br>(61, 12) | V1      | 1    | 1    | 1    |      |      |      |
|           |                        |               | V13 1   |      | 1    | 1    |      |      |      |
|           |                        |               | V13 2   |      | 1    | 1    |      |      | 1    |
|           |                        |               | V13 3   |      |      | 1    |      |      | 1    |
|           |                        |               | V3      |      |      | 1    |      | 1    | 1    |
|           | $V_{i3}$               | 3<br>(23, 34) | V2      |      |      | 1    | 1    | 1    |      |
|           |                        |               | V21 1   |      |      |      | 1    | 1    |      |
|           |                        |               | V21 2   |      | 1    |      | 1    | 1    |      |
|           |                        |               | V21 3   |      | 1    |      |      | 1    |      |
|           |                        |               | V1      | 1    | 1    |      |      | 1    |      |
|           | $V_{i1}$               | 5<br>(45, 56) | V3      | 1    |      |      |      | 1    | 1    |
|           |                        |               | V32 1   | 1    |      |      |      |      | 1    |
|           |                        |               | V32 2   | 1    |      |      | 1    |      | 1    |
|           |                        |               | V32 3   | 1    |      |      | 1    |      |      |
|           |                        |               | V2      | 1    |      | 1    | 1    |      |      |
| P         | $V_{i1}$               | 2<br>(12, 23) | V3      |      | 1    |      |      | 1    | 1    |
|           |                        |               | V32 1   |      | 1    |      |      | 1    |      |
|           |                        |               | V32 2   |      | 1    | 1    |      | 1    |      |
|           |                        |               | V32 3   |      | 1    | 1    |      |      |      |
|           |                        |               | V2      |      | 1    | 1    | 1    |      |      |
|           | $V_{i2}$               | 4<br>(34, 45) | V1      | 1    | 1    |      | 1    |      |      |
|           |                        |               | V13 1   | 1    |      |      | 1    |      |      |
|           |                        |               | V13 2   | 1    |      |      | 1    | 1    |      |
|           |                        |               | V13 3   |      |      |      | 1    | 1    |      |
|           |                        |               | V3      |      |      |      | 1    | 1    | 1    |
|           | $V_{i3}$               | 6<br>(56, 61) | V2      |      |      | 1    | 1    |      | 1    |
|           |                        |               | V23 1   |      |      | 1    |      |      | 1    |
|           |                        |               | V23 2   | 1    |      | 1    |      |      | 1    |
|           |                        |               | V23 3   | 1    |      |      |      |      | 1    |
|           |                        |               | V1      | 1    | 1    |      |      |      | 1    |

Fig.6

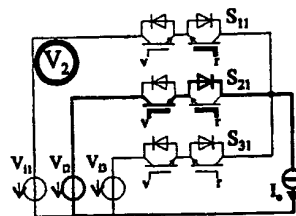
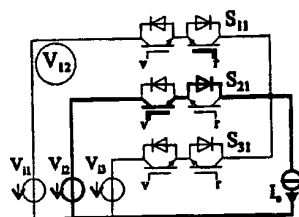
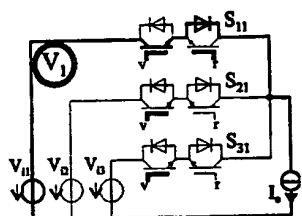
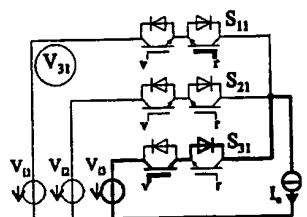
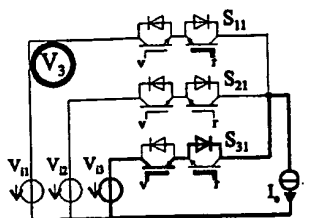


Fig.7



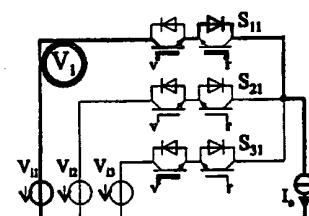
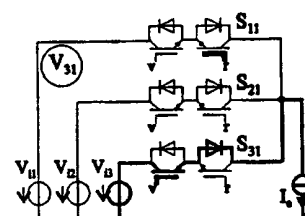
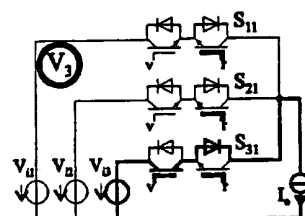
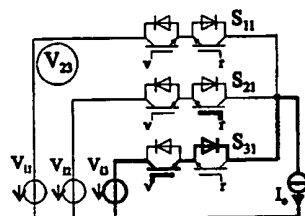
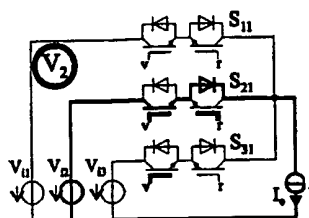


Fig. 8

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
7. Juni 2001 (07.06.2001)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 01/41290 A3

- (51) Internationale Patentklassifikation<sup>7</sup>: H02M 5/27, 1/08 (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): SIEMENS AKTIENGESellschaft [DE/DE]; Wittelsbacherplatz 2, 80333 München (DE).
- (21) Internationales Aktenzeichen: PCT/DE00/04285
- (22) Internationales Anmeldedatum: 1. Dezember 2000 (01.12.2000) (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): ZIEGLER, Marcus [DE/DE]; Am Wellerbach 6, 36088 Hünfeld (DE). HOFMANN, Wilfried [DE/DE]; Stendaler Str. 5, 01109 Dresden (DE).
- (25) Einreichungssprache: Deutsch
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität: 199 58 041.3 3. Dezember 1999 (03.12.1999) DE (74) Gemeinsamer Vertreter: SIEMENS AKTIENGESellschaft; Postfach 22 16 34, 80506 München (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR CONTROLLING BI-DIRECTIONAL SWITCHES IN MATRIX CONVERTERS

(54) Bezeichnung: VERFAHREN ZUR STEUERUNG BIDIREKTIONALER SCHALTER IN MATRIXUMRICHTERN

| 1         | 2                      | 3             | 4       | 5    | 6    | 7    | 8    | 9    | 10   |
|-----------|------------------------|---------------|---------|------|------|------|------|------|------|
| Kategorie | Basis-Eingangsspannung | Intervall     | Zustand | S11v | S11r | S21v | S21r | S31v | S31r |
| N         | V <sub>i2</sub>        | 1<br>(61, 12) | V1      | 1    | 1    | 1    |      |      |      |
|           |                        |               | V12     |      | 1    | 1    |      |      |      |
|           |                        |               | V2      |      | 1    | 1    | 1    |      | 1    |
|           |                        |               | V23     |      |      | 1    |      | 1    | 1    |
|           | V <sub>i3</sub>        | 3<br>(23, 34) | V3      |      |      | 1    |      | 1    | 1    |
|           |                        |               | V2      |      |      | 1    | 1    | 1    |      |
|           |                        |               | V23     |      |      | 1    | 1    | 1    |      |
|           |                        |               | V3      |      | 1    |      | 1    | 1    | 1    |
|           | V <sub>i1</sub>        | 5<br>(45, 56) | V31     |      | 1    |      |      | 1    |      |
|           |                        |               | V1      | 1    | 1    |      |      | 1    |      |
|           |                        |               | V2      | 1    |      |      |      | 1    | 1    |
|           |                        |               | V23     | 1    |      | 1    | 1    |      |      |
| P         | V <sub>i1</sub>        | 2<br>(12, 23) | V3      |      | 1    |      |      | 1    | 1    |
|           |                        |               | V31     |      | 1    |      |      | 1    |      |
|           |                        |               | V1      | 1    | 1    | 1    |      | 1    |      |
|           |                        |               | V12     |      | 1    | 1    |      |      |      |
|           | V <sub>i2</sub>        | 4<br>(34, 45) | V2      |      | 1    | 1    | 1    |      |      |
|           |                        |               | V23     |      |      | 1    | 1    | 1    |      |
|           |                        |               | V3      |      |      | 1    | 1    | 1    | 1    |
|           |                        |               | V2      |      |      | 1    | 1    | 1    |      |
|           | V <sub>i3</sub>        | 6<br>(56, 61) | V1      | 1    | 1    |      |      |      |      |
|           |                        |               | V12     | 1    |      |      |      | 1    |      |
|           |                        |               | V2      | 1    |      |      |      | 1    | 1    |
|           |                        |               | V23     |      |      | 1    | 1    |      | 1    |

- 1...CATEGORY  
2...BASE INPUT VOLTAGE  
3...INTERVAL  
4...STATE

laststromführende

(57) Abstract: The invention relates to a method for controlling bi-directional switches in power converters, with separate control signals for both current directions, preferably 3x3 matrix converters. According to the invention, a switching process from a base main state (V1, V2, V3), into a secondary main state and vice versa, occurs after a voltage controlled two-step process or a voltage controlled four-step process, without additional operational current-conducting components. After a first step, all uni-directional switches, apart from those at the interface of reference main state and target main state, are switched off and after a second step, all target main state switches are switched on. The switching processes can thus be carried out, at any time, by an appropriate choice of interval beginning and interval end, whereby a free-wheeling arm for both current directions permanently exists, the only requirement being the creation of a current interval for each phase in multi-phase systems. Said method is applicable with practically all supply current frequencies.

(57) Zusammenfassung: Die Erfindung bezieht sich auf ein Verfahren zur Steuerung bidirektionaler Schalter in Stromrichtern mit getrennten Steuerungssignalen für beide Stromrichtungen, vorzugsweise 3x3 Matrixumrichtern. Erfindungsgemäß erfolgt ein Umschaltvorgang von einem Basis-Hauptzustand (V1, V2, V3) in einem Neben-Hauptzustand und umgekehrt nach einem spannungsgesteuerten Zwei-Schritt-Verfahren bzw. nach einem spannungsgesteuerten Vier-Schritt-Verfahren ohne zusätzliche betriebsmäßig

[Fortsetzung auf der nächsten Seite]

WO 01/41290 A3



(81) Bestimmungsstaaten (*national*): CN, US.

(84) Bestimmungsstaaten (*regional*): europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

**Veröffentlicht:**

— mit internationalem Recherchenbericht

(88) Veröffentlichungsdatum des internationalen  
Recherchenberichts: 13. Dezember 2001

*Zur Erklärung der Zweibuchstaben-Codes und der anderen  
Abkürzungen wird auf die Erklärungen ("Guidance Notes on  
Codes and Abbreviations") am Anfang jeder regulären Ausgabe  
der PCT-Gazette verwiesen.*

---

Bauteile, sind nach einem ersten Schritt alle unidirektionalen Schalter außer der Schnittmenge aus Referenz-Hauptzustand und Ziel-Hauptzustand abgeschaltet und sind nach einem zweiten Schritt alle Schalter des Ziel-Hauptzustandes eingeschaltet. Somit können die Schaltvorgänge bei der entsprechenden Wahl von Intervallanfang und Intervallende zu beliebigen Zeitpunkten ausgelöst werden, wobei stets ein Freilaufzweig für beide Stromrichtungen existiert, ist lediglich die Erfassung eines jeweils aktuellen Intervalles im Mehrphasensystem erforderlich und ist das Steuerverfahren bei praktisch beliebigen Frequenzen des speisenden Netzes anwendbar.

# INTERNATIONAL SEARCH REPORT

Int. Application No

PCT/DE 00/04285

A. CLASSIFICATION OF SUBJECT MATTER  
IPC 7 H02M5/27 H02M1/08

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H02M

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category * | Citation of document, with indication, where appropriate, of the relevant passages   | Relevant to claim No. |
|------------|--|-----------------------|
| X          | DE 197 46 797 A (TU CHEMNITZ LS ELEKTRISCHE MAS) 6 May 1999 (1999-05-06) cited in the application the whole document   | 1-7                   |
| A          | CITTADINI R ET AL: "A MATRIX CONVERTER SWITCHING CONTROLLER FOR LOW LOSSES OPERATION WITHOUT SNUBBER CIRCUITS" EPE. EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, B, BRUSSELS, EPE ASSOCIATION, vol. CONF. 7, 1997, pages 199-203, XP000881443 ISBN: 90-75815-02-6 cited in the application |                       |

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

### \* Special categories of cited documents:

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \*G\* document member of the same patent family

Date of the actual completion of the international search

14 June 2001

Date of mailing of the international search report

22/06/2001

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Lampe, S

# INTERNATIONAL SEARCH REPORT

Int. J. Application No

PCT/DE 00/04285

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

| Category | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No. |
|----------|---|-----------------------|
| A        | NANDOR BURANY: "SAFE CONTROL OF FOUR-QUADRANT SWITCHES"<br>CONFERENCE RECORD OF THE INDUSTRY APPLICATIONS SOCIETY ANNUAL MEETING.<br>(IAS),US,NEW YORK, IEEE,<br>vol. CONF. 24,<br>1 October 1989 (1989-10-01), pages<br>1190-1194, XP000091686<br>cited in the application |                       |
| A        | PAN C-T ET AL: "A Zero Switching Loss Matrix Converter"<br>IEEE PESC,<br>1993, pages 545-550, XP001006042<br>cited in the application<br>the whole document   | 1-7                   |
| A        | CHO J G ET AL: "Soft-Switched Matrix Converter for High Frequency Direct AC-toAC Power Conversion"<br>EPE,<br>page 1991 XP001006097<br>cited in the application<br>the whole document   | 1-7                   |
| A        | SVENSSON: "The Modulation and Control of a Matrix Converter Synchronous Machine Drive"<br>EPE,<br>1991, XP001006098<br>cited in the application<br>the whole document   | 1-7                   |

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE 00/04285

| Patent document<br>cited in search report | Publication<br>date | Patent family<br>member(s) | Publication<br>date |
|---|---------------------|----------------------------|---------------------|
| DE 19746797 A                             | 06-05-1999          | NONE                       |                     |

# INTERNATIONALER RECHERCHENBERICHT

Int. nationales Aktenzeichen

PCT/DE 00/04285

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 H02M5/27 H02M1/08

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)  
IPK 7 H02M

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, INSPEC

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

| Kategorie* | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile   | Betr. Anspruch Nr. |
|------------|--|--------------------|
| X          | DE 197 46 797 A (TU CHEMNITZ LS ELEKTRISCHE MAS) 6. Mai 1999 (1999-05-06) in der Anmeldung erwähnt das ganze Dokument  | 1-7                |
| A          | CITTADINI R ET AL: "A MATRIX CONVERTER SWITCHING CONTROLLER FOR LOW LOSSES OPERATION WITHOUT SNUBBER CIRCUITS" EPE. EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, B, BRUSSELS, EPE ASSOCIATION, Bd. CONF. 7, 1997, Seiten 199-203, XP000881443 ISBN: 90-75815-02-6 in der Anmeldung erwähnt |                    |
|            | ---<br>-/-   |                    |

☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen

☒ Siehe Anhang Patentfamilie

- \* Besondere Kategorien von angegebenen Veröffentlichungen :
- \*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- \*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- \*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- \*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- \*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

- \*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
- \*X\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden
- \*Y\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
- \*G\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

14. Juni 2001

Absendedatum des internationalen Recherchenberichts

22/06/2001

Name und Postanschrift der internationalen Recherchenbehörde  
Europäisches Patentamt, P.B. 5618 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Lampe, S

# INTERNATIONALER RECHERCHENBERICHT

Int. .ionales Aktenzeichen

PCT/DE 00/04285

## C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

| Kategorie° | Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile   | Betr. Anspruch Nr. |
|------------|--|--------------------|
| A          | NANDOR BURANY: "SAFE CONTROL OF FOUR-QUADRANT SWITCHES"<br>CONFERENCE RECORD OF THE INDUSTRY APPLICATIONS SOCIETY ANNUAL MEETING.<br>(IAS),US,NEW YORK, IEEE,<br>Bd. CONF. 24,<br>1. Oktober 1989 (1989-10-01), Seiten<br>1190-1194, XP000091686<br>in der Anmeldung erwähnt<br>---- |                    |
| A          | PAN C-T ET AL: "A Zero Switching Loss Matrix Converter"<br>IEEE PESC,<br>1993, Seiten 545-550, XP001006042<br>in der Anmeldung erwähnt<br>das ganze Dokument<br>----   | 1-7                |
| A          | CHO J G ET AL: "Soft-Switched Matrix Converter for High Frequency Direct AC-toAC Power Conversion"<br>EPE,<br>Seite 1991 XP001006097<br>in der Anmeldung erwähnt<br>das ganze Dokument<br>----   | 1-7                |
| A          | SVENSSON: "The Modulation and Control of a Matrix Converter Synchronous Machine Drive"<br>EPE,<br>1991, XP001006098<br>in der Anmeldung erwähnt<br>das ganze Dokument<br>-----   | 1-7                |



# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE 00/04285

| Im Recherchenbericht<br>angeführtes Patentdokument | Datum der<br>Veröffentlichung | Mitglied(er) der<br>Patentfamilie | Datum der<br>Veröffentlichung |
|--|-------------------------------|-----------------------------------|-------------------------------|
| DE 19746797 A                                      | 06-05-1999                    | KEINE                             |                               |